**КОМПЬЮТЕРНЫЕ ИССЛЕДОВАНИЯ
И МОДЕЛИРОВАНИЕ 2011 Т. 3 № 4 С. 365−370**

Ки&М

ЧИСЛЕННЫЕ МЕТОДЫ И ОСНОВЫ ИХ РЕАЛИЗАЦИИ

УДК: 519.622.2

Контроль точности при ускоренном схемотехническом моделировании

А. Б. Корчак[1,2]

[1] Московский физико-технический институт (ГУ),
Россия, 141700, Московская обл., г. Долгопрудный, Институтский пер., д. 9
[2] Институт проблем проектирования в микроэлектронике РАН,
Россия, 124365, г. Москва, ул. Советская, д. 3

E-mail: Korchak_Anton@mail.ru

*Получено 28 августа 2011 г.,
после доработки 20 сентября 2011 г.*

Разработан алгоритм ускоренного моделирования КМОП СБИС (Сверх Больших Интегральных Схем с Комплементарной логикой на транзисторах Металл-Окисел-Проводник) под управлением точности. Алгоритм обеспечивает возможность проведения параллельного числительного эксперимента в много процессорной вычислительной среде. Ускорение расчета осуществляется за счет применения блочно-матричной и структурной (DCCC) декомпозиций. Особенность подхода состоит в выборе моментов и способов обмена параметрами и в применении многоскоростных методов интегрирования в процессе расчета подсистем. Благодаря этому имеется возможность оценивать и контролировать погрешность по требуемым характеристикам.

Ключевые слова: декомпозированные системы обыкновенных дифференциальных уравнений (ОДУ), алгоритм ускоренного расчета систем ОДУ, контроль точности, КМОП СБИС, DCCC

Accuracy control for fast circuit simulation

A. B. Korchak[1, 2]

[1] *Moscow Institute of Physics and Technology* (*SU*), *9, Institutskii per., Dolgoprudny, Moscow Region, 141700, Russia*
[2] *Institute for Design Problems in Microelectronics RAS, 3, Sovetskaya Street, Moscow, 124365, Russia*

Abstract. – We developed an algorithm for fast simulation of VLSI CMOS (Very Large Scale Integration with Complementary Metal-Oxide-Semiconductors) with an accuracy control. The algorithm provides an ability of parallel numerical experiments in multiprocessor computational environment. There is computation speed up by means of block-matrix and structural (DCCC) decompositions application. A feature of the approach is both in a choice of moments and ways of parameters synchronization and application of multi-rate integration methods. Due to this fact we have ability to estimate and control error of given characteristics.

Keywords: decomposed ordinary differential equation systems (ODE), algorithm for fast ODE solution, accuracy control, VLSI CMOS, DCCC

Citation: *Computer Research and Modeling*, 2011, vol. 3, no. 4, pp. 365–370 (Russian).

Введение

Проектирование КМОП СБИС (до 1 миллиона элементов на кристалле) включает независимое моделирование на электрическом, логическом и топологическом уровнях. Чисто электрический или схемотехнический уровень, включающий в себя полное решение системы обыкновенных дифференциальных уравнений (ОДУ), описывающей интегральную схему (ИС), не реализуем при анализе задач большой размерности. Логический подход, обеспечивающий возможность полного моделирования с верификацией функциональности, получивший широкое распространение в последнее время, теряет свою применимость при переходе на глубоко субмикронные и нанометровые полупроводниковые технологии. Для этих технологий рассмотрение ИС как цифровой схемы не представляется возможным. В цифровых СБИС стали существенными перекрестные помехи, индуктивность и сопротивление шин питания, земли и межсоединений и т. п. Все это приводит к потребности возврата на медленный электрический уровень моделирования и возникновению острой проблемы ускоренного моделирования СБИС [Денисенко, 2002]. Наиболее интересные решения могут быть получены на стыке электрического и логического подходов – применение DCCC-декомпозиции (декомпозиции на подсхемы элементов, связанных по постоянному току), учет латентности подсхем (временной неактивности), а также использование табличных моделей, получаемых в результате характеризации.

Элементы логического моделирования зачастую основываются на событийном подходе, а также используют эвристические допущения, приводящие к тому, что оценки ожидаемой погрешности результата моделирования носят весьма неопределенный характер. До сих пор погрешность каждого расчета из серии полагалась эквивалентной погрешности контрольного моделирования. Малое варьирование значений параметров ИС не приводило с существенным изменениям результатов. Однако с уменьшением масштабов элементов схемы существенно снижается достоверность такого предположения. Все больший интерес представляет проектирование СБИС с контролем точности. Особое внимание заслуживает проблема управлений точностью и скоростью получения результатов. Организация механизмов контроля точности с высокой достоверностью возможна при детализации математического моделирования. Модификация алгоритмов численного решения систем ОДУ в совокупности с особенностями схемотехнического моделирования и подходами логического уровня позволяют формировать алгоритмы ускоренного моделирования КМОП СБИС с управлением точностью.

Алгоритм моделирования

Идея алгоритма основывается на декомпозиции задачи на подсистемы ОДУ, имеющие динамическую (или в самом простом случае статическую) слабую связанность между собой [Корчак, Евдокимов, 2010]. Декомпозиция может осуществляться как на структурном уровне (DCCC-декомпозиция, см. ниже), основываясь на физических особенностях задачи, так и на математическом уровне (блочно-матричная декомпозиция).

На логическом уровне (с учетом топологии) интегральная схема описывается неориентированным графом. Анализ цифровых схем, основанный на теории графов, позволяет разбивать граф схемы на подграфы – подсхемы элементов, связанных по постоянному току (сокращенно DCCC). Этот аппарат позволяет на уровне физики задачи осуществлять декомпозицию схемы, а с ней и декомпозицию системы уравнений, описывающую эту схему на схемотехническом уровне. Ниже представлен простой пример двух DCCC-блоков одной ИС (см. рис. 1).

Зачастую в сложных интегральных схемах DCCC-декомпозиция является малоэффективной – DCCC-блоки могут быть очень большими, до 90% всей схемы. Блочно-матричная декомпозиция позволяет разбивать на блоки внутри DCCC. Последнее позволяет сделать шаг вперед для разрешения проблем ускоренного моделирования схем с реальными цепями питания и «земли», представляющими сложные RC-подсхемы, связанные по постоянному току со всеми транзисторами схемы. Именно такая конфигурация представляет собой большой практический интерес. Пример неделимой DCCC представлен на рис. 3.

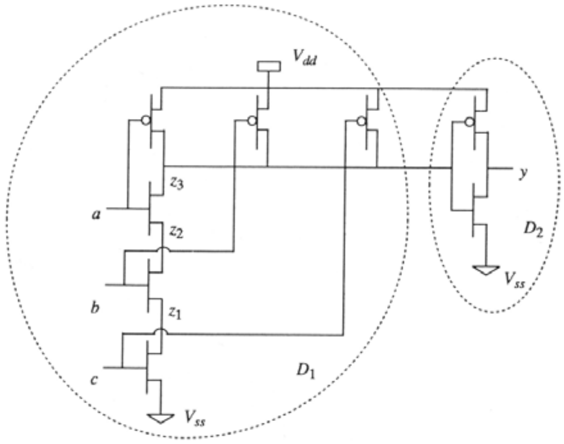

Рис. 1. Разбиение вентиля AND3 на две DCCC (D1, D2)

После декомпозиции каждая подсистема решается собственным расчетным модулем (численным методом). Как известно, решение систем ОДУ в отличие от систем уравнений с частными производными очень плохо поддается распараллеливанию, поскольку требует частого обмена значениями параметров по принципу all-to-all. Однако на практике существуют широкие классы задач, описываемых слабосвязанными системами ОДУ. Наличие слабой зависимости частей системы ОДУ друг от друга позволяет осуществлять интегрирование подсистем с разными шагами, что существенно сокращает число обменов данными [Корчак, Евдокимов, 2008]. Для наглядности представлены две временные диаграммы для различных стратегий синхронизации решателей – последовательный и параллельный режимы – для интегрирования трех подсистем с разными шагами [Корчак, Евдокимов, 2010].

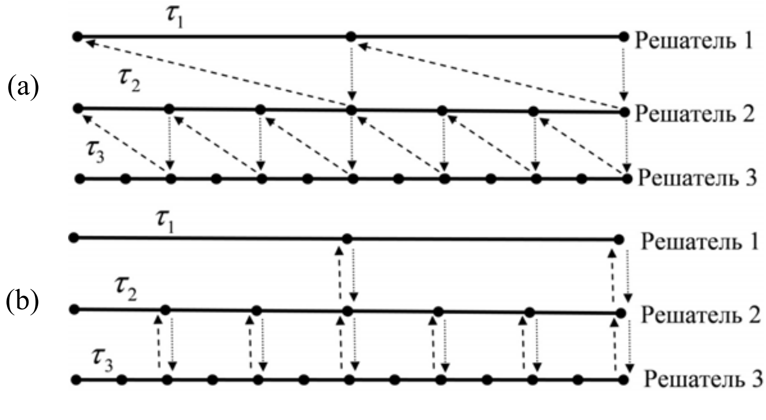

Рис. 2. Схема решения в (a) последовательном и (b) параллельном режимах

Контроль точности

Математическая детерминированность (в отличие от событийного подхода) позволяет получать математические оценки главных членов погрешностей. На примере простой линейной системы размерности 2 можно привести понятную математическую интерпретацию работы алгоритма ускорения и продемонстрировать оценку погрешности

$$\begin{cases} \dfrac{dx}{dt} = ax + by, \\ \dfrac{dy}{dt} = cx + dy. \end{cases} \tag{1}$$

Запись модифицированного метода Эйлера расчета с ускорением для случая кратности k в параллельном режиме (пример работы алгоритма для кратности 3 и тремя подсистемами представлен на рис. 2b выглядит следующим образом:

$$\begin{cases} x_{n+1} = x_n + k\tau\left(ax_n + by_{kn}\right), \\ y_{kn+1} = y_{kn} + \tau\left(cx_n + dy_{kn}\right), \\ y_{kn+2} = y_{kn+1} + \tau\left(cx_n + dy_{kn+1}\right), \\ \ldots \\ y_{kn+k-1} = y_{kn+k-2} + \tau\left(cx_n + dy_{kn+k-2}\right), \\ y_{k(n+1)} = y_{kn+k-1} + \tau\left(cx_n + dy_{kn+k-1}\right). \end{cases} \tag{2}$$

При оценке погрешности будем предполагать, что система описывает поведение двух гетерогенных физических процессов – $|bc| \ll |ad|$, $a < 0$ и $d < 0$. Пусть для определенности $|d| > |a|$, тогда компонента x будет являться «медленной», а y – «быстрой». Для собственных значений тогда справедливо $|\lambda_x| < |\lambda_y|$. В базисе из собственных векторов численное решение с учетом слабой связанности можно представить в явном виде

$$\begin{cases} x_n^* = C_1 e^{t_n \lambda_x}\left(1 - kt_n \lambda_x^2 \dfrac{\tau}{2} + O(\tau^2)\right), \\ y_n^* = C_2 e^{t_n \lambda_y}\left(1 + t_n\left((k-1)d^2 - k\lambda_y^2\right)\dfrac{\tau}{2} + O(\tau^2)\right). \end{cases} \tag{3}$$

Константы C_1 и C_2 определяются из начальных условий. Погрешность численного метода (2) в момент времени t_n составляет

$$\begin{gathered} \delta x_n^* = |C_1 t_n| e^{t_n \lambda_x} k \lambda_x^2 \frac{\tau}{2} + O(\tau^2), \\ \delta y_n^* = \left|C_2 t_n\left((k-1)d^2 - k\lambda_y^2\right)\right| e^{t_n \lambda_y} \frac{\tau}{2} + O(\tau^2). \end{gathered} \tag{4}$$

Погрешность «медленной» компоненты не превышает погрешности соответствующей компоненты классического метода Эйлера. Погрешность «быстрой» компоненты δy_n^* линейно растет с ростом кратности шага по отношению к погрешности метода Эйлера при фиксированном шаге «быстрой» компоненты и пропорционально увеличивающемся шаге «медленной»; скорость роста определяется разностью $d^2 - \lambda_y^2 \sim \dfrac{bc}{a-d}$. Однако при некоторых соотношениях параметров системы величина δy_n^* может быть меньше погрешности, вносимой методом Эйлера – $|C_2 t_n| \lambda_y^2 \dfrac{\tau}{2} e^{t_n \lambda_y}$. В таком случае условие на кратность шагов, при котором погрешность модифицированного метода не будет превышать погрешность классического метода,

$$k \le \left|\frac{d(a-d)}{bc}\right|. \tag{5}$$

Из полученного результата видно, что чем больше различие скоростей процессов $a - d$, тем большую кратность шагов можно использовать. Величина погрешности определяется степенью связности или разнородностью процессов, а именно, произведением bc. Чем больше разнородность, тем большую кратность шагов можно применять.

В результате исследований для явных и неявных методов невысоких порядков удалось аналитически подтвердить начальные предположения о характере погрешности в зависимости от степени связанности системы. Поскольку алгоритм синхронизации вносит изменения в численный метод, порядок точности метода снижается (минимум до первого), однако он может быть восстановлен путем вычитания невязки. Следует отметить, что на практике при моделировании ИС применяются методы невысоких порядков.

Предложенный алгоритм синхронизации позволяет осуществлять моделирование с как минимум первым порядком точности, комплексный анализ модифицированных методов осуществляется в точности аналогично классическим методам (методы Эйлера, трапеции и т. п.), а потому механизм контроля выбора шага интегрирования может быть осуществлен по правилу Рунге (двукратному интегрированию с разными шагами). Исследования методов оценки главных членов погрешности одношаговых методов показали, что метод Рунге наиболее применим в рамках алгоритма моделирования. Следует заметить, что альтернативой адаптивным методам на основании правила Рунге является эвристический механизм предсказания следующего шага интегрирования, в ожидании непревышения ошибки на следующем шаге заданной точности. Такой алгоритм обеспечивает очень быстрый расчет с адаптивным шагом, вычисляемым на основании простых и нересурсоемких критериев (в отличие от правила Рунге). Существенным недостатком такого механизма является не столько эвристичность (применение всевозможных пороговых коэффициентов), сколько отсутствие обратной связи. Применение подобных алгоритмов относится к событийному подходу к моделированию. В них не предполагается возможность движения назад, то есть контроль точности не может быть организован целиком. Поскольку выбор шага контролируется предсказанием, основанным на экстраполяции, то политика выбора шага является осторожной, не позволяя шагу быть очень большим (шаг берется меньше предсказанного). Выбор небольшого шага объясняется не только намерением попасть в ожидаемый диапазон точности, степенным возрастанием ошибки предсказания с увеличением шага (из-за экстраполяции).

На основании вышесказанного был реализован механизм контроля точности моделирования по требуемым характеристикам задачи. Контроль позволяет увеличивать скорость расчета, не выходя за пределы заданной точности, путем гибкого варьирования параметров расчетной системы – численных методов, шагов и их кратности, степени распараллеливания. На модельных задачах была проверена работоспособность алгоритма синхронизации решателей с контролем точности результатов. Полученные результаты полностью соответствуют аналитическим оценкам.

Результаты

На рис. 3 приведен пример ИС, характерный для технологий 90 нм и ниже. Наличие подобных подсхем, представляющих собой неделимый DCCC-блок, служит серьезным препятствием для ускоренного моделирования. А отсутствие методов оценки точности в существующих средствах моделирования СБИС исключает возможность декомпозиции электрической схемы внутри такого блока. Особо остро эта проблема проявляется на схемах, состоящих из более, чем 10 000 элементов. Однако с математической точки зрения декомпозиция возможна, а в совокупности с методами контроля точности обеспечивает не только прирост в скорости расчета и повышение устойчивости разностной задачи, но и высокую достоверность результатов расчета. Результат моделирования описанной выше интегральной схемы (см. рис. 3) с адаптивным алгоритмом выбора шага представлен на рис. 4. Шаги интегрирования подсхем брались одинаковыми. Механизм контроля точности обеспечивает расчет с погрешностью, не выходящий за пределы 10%.

В заключение следует отметить дополнительные возможности предложенного алгоритма моделирования. Особенностью моделирования схем является необходимость временного полного выключения из расчетов неактивных подсистем (соответствующих латентным подсхемам), позволяющего существенно экономить вычислительные ресурсы. Однако реализация механизма принятия решения и отключения является непростой задачей (зачастую решаемой эмпирическими методами). Поэтому, вместо того чтобы выключать неактивные подсистемы, в рамках алгоритма предлагается рассматривать их как «медленную» часть общей системы, то есть рассчитывать их безо всяких эвристик, но с шагом, в несколько десятков раз превышающим шаг расчета активных подсхем. Тогда для анализа погрешности, вызванной упрощением модели с физической точки зрения, можно применять описанный выше механизм общего расчета. В итоге количество вычислительных ресурсов, затрачиваемое на расчет латентных подсхем, будет невелико. На практике также большой интерес представляет анализ поведения или реакции на сигнал отдельной выделенной подсхемы. Расчет изолированной подсхемы не представляется возможным, поэтому задача стоит в минимизации вычислительных затрат, требуемых для учета влияния всей схемы на интересующую подсхему. В рамках предложенного подхода эту задачу легко решить. Осуществляется моделирование только интересующей части схемы, без расхода лишних ресурсов на остальную часть подсхемы; подсхема рассчитывается с очень большим шагом.

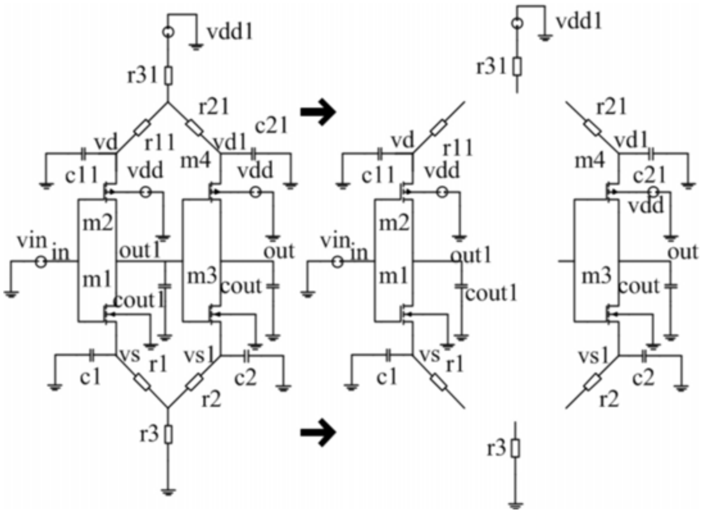

Рис. 3. Декомпозиция внутри DCCC-блока

Рис. 4. Выбор шага сетки (при кратности 1) для получения решения с точностью 10 %

Список литературы

Денисенко В. Проблемы схемотехнического моделирования КМОП СБИС // Компоненты и технологии. – 2002. – № 3. – С. 74–78.

Корчак А. Б., Евдокимов А. В. Система интеграции гетерогенных моделей и ее применение к расчету слабосвязанных систем дифференциальных уравнений // Математика. Компьютер. Образование: Сб. научных трудов. Том. 2. – 2008. – С. 140–149.

Корчак А. Б., Евдокимов А. В. Метод параллельного расчета расщепленных систем дифференциальных уравнений с кратными шагами // Труды МФТИ. – Том 2. – № 2. – 2010. С. 77–85.